

SEMICONDUCTOR DEVICE

Publication number: JP8124967 (A)

Publication date: 1996-05-17

Inventor(s): NISHIZAWA ATSUSHI; TAKAHASHI NOBUAKI; SENBA NAOHARU; KUSAKA TERUO

Applicant(s): NIPPON ELECTRIC CO

Classification:

- international: *H01L21/60; H01L21/56; H01L23/12; H01L23/28; H01L25/04; H01L25/18; H05K1/18; H01L21/02; H01L23/12; H01L23/28; H01L25/04; H01L25/18; H05K1/18; (IPC1-7): H01L21/60; H01L21/56; H01L23/12; H01L23/28; H01L25/04; H01L25/18; H05K1/18*

- European:

Application number: JP19940282920 19941021

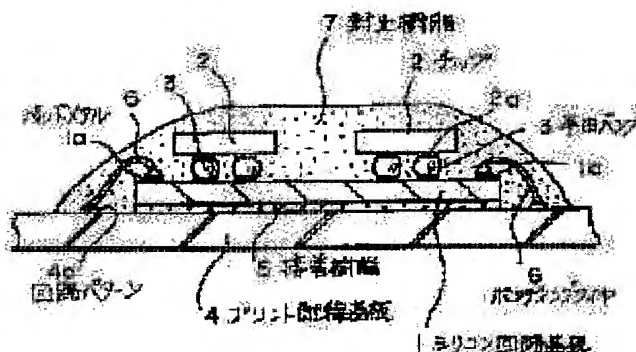
Priority number(s): JP19940282920 19941021

Also published as:

JP2591499 (B2)

Abstract of JP 8124967 (A)

PURPOSE: To provide a semiconductor package structure which prevents a thermal stress from being imposed on a semiconductor device and is enhanced in density and lessened in assembly man-hours. **CONSTITUTION:** A silicon IC chip 2 is mounted on a silicon circuit board 1, and the silicon circuit board 1 is mounted on a printed wiring board 4 by a flexible adhesive resin 5 and sealed up with sealing resin 7 provided onto the printed wiring board 4. A thermal stress induced between the silicon circuit board 1 and the printed wiring board 4 is absorbed by the flexible adhesive resin 5 so as not to impose its effect on the IC chip 2.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-124967

(43) 公開日 平成8年(1996)5月17日

(51) Int.Cl.⁶

H 0 1 L 21/60
21/56
23/12

識別記号

3 1 1 S
E

庁内整理番号

7726-4E

F I

技術表示箇所

H 0 1 L 23/ 12

L
J

審査請求 有 請求項の数 8 F D (全 11 頁) 最終頁に続く

(21) 出願番号

特願平6-282920

(22) 出願日

平成6年(1994)10月21日

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 西沢 厚

東京都港区芝五丁目7番1号 日本電気株
式会社内

(72) 発明者 高橋 信明

東京都港区芝五丁目7番1号 日本電気株
式会社内

(72) 発明者 仙波 直治

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74) 代理人 弁理士 鈴木 章夫

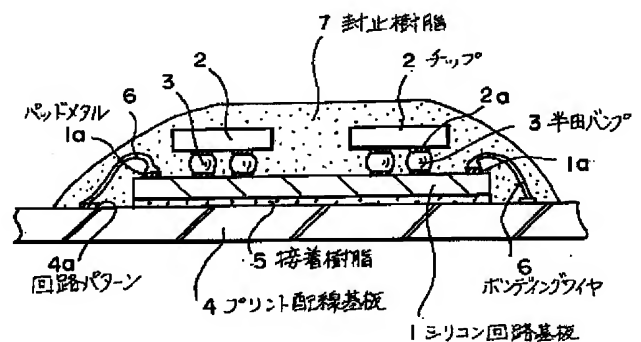
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 半導体装置における熱応力の発生を防止するとともに、高密度化を図り、かつ組立工数の削減を可能にしたパッケージ構造を提供する。

【構成】 シリコン回路基板1上にシリコンのICチップ2を搭載し、このシリコン回路基板1をフレキシブル性の接着樹脂5によりプリント配線基板4に実装し、プリント配線基板4上に設けた封止樹脂7で封止する。シリコン回路基板1とプリント配線基板4との間の熱応力をフレキシブル性の接着樹脂5により吸収し、ICチップ2に熱応力が影響することを防止する。



【特許請求の範囲】

【請求項 1】 シリコン回路基板上にシリコンの IC チップを搭載し、前記シリコン回路基板をフレキシブル性の接着樹脂によりプリント配線基板に実装することを特徴とする半導体装置。

【請求項 2】 シリコン回路基板と IC チップとを、プリント配線基板上に設けた封止樹脂或いは金属キャップで封止する請求項 1 の半導体装置。

【請求項 3】 プリント配線基板の両面にそれぞれ IC チップを搭載したシリコン回路基板を対向するように実装する請求項 1 または 2 の半導体装置。

【請求項 4】 シリコン回路基板上にシリコンの IC チップを搭載し、プリント配線基板に凹部を設け、この凹部内に前記シリコン回路基板を内装し、かつフレキシブル性の接着樹脂で実装することを特徴とする半導体装置。

【請求項 5】 シリコン回路基板上にシリコンの IC チップを搭載し、シリコンとプリント配線基板との中間の熱膨張係数の応力緩和板を介してフレキシブル性の接着樹脂により前記シリコン回路基板をプリント配線基板に実装することを特徴とする半導体装置。

【請求項 6】 シリコン回路基板上にシリコンの IC チップを搭載し、前記シリコン回路基板をフレキシブル性の接着樹脂によりプリント配線基板に実装し、かつシリコンとプリント配線基板との中間の熱膨張係数の応力緩和板を前記プリント配線基板の反対面に前記シリコン回路基板に対向するようにフレキシブル性の接着樹脂により実装することを特徴とする半導体装置。

【請求項 7】 シリコン回路基板上にシリコンの IC チップを搭載し、前記シリコン回路基板を TAB テープを利用してプリント配線基板に対してフローティングされた状態で実装することを特徴とする半導体装置。

【請求項 8】 シリコン回路基板上にシリコンの IC チップを搭載し、前記シリコン回路基板をフレキシブル性の接着樹脂によりプリント配線中継板に搭載し、かつ前記プリント配線中継板をプリント配線基板に実装することを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に関し、特にシリコン IC チップをプリント配線基板に搭載する半導体装置に関する。

【0002】

【従来の技術】 従来、シリコン IC チップ（以下、単にチップと称する）をプリント配線基板に実装する構造として、図 18 に示すように、チップ 31 の電極 31a に半田バンプ 32 を形成し、この半田バンプ 32 をプリント配線基板 33 の回路パターン 33a に直接接続する構造がとられている。しかしながら、この構造では、チップ 31 とプリント配線基板 33 との熱膨張係数の差によ

って、周囲温度が変化すると両者間に熱応力が発生し、半田バンプ 32 による接続部が剥離され、あるいはチップ 31 に割れが発生する等の不具合が発生する。この不具合は、チップ 31 とプリント配線基板 33 との熱膨張係数の差が大きいほど、またチップサイズが大きくなるほど顕著に現れる。

【0003】 このため、このような熱応力を吸収するために、特開平 4-29337 号公報では、図 19 に示すように多層プリント配線基板 41 に、その断面がチップ 42 の半田バンプに合致するようにガラスエポキシ基板を積層してフリップチップ用の基板パッド 43 を形成し、かつ基板パッド 43 間に深い溝 44 を形成している。したがって、チップ 42 の半田バンプを基板パッド 43 に対して接続すると、個々の基板パッド 43 は深い溝 44 によって独立して柔軟性が持たせることができるため、熱応力を吸収することができる。

【0004】 また、他の対策として、特開平 5-29489 号公報では、図 20 に示すように、セラミック多層配線基板 51 にチップ 52 を半田バンプ 53 により接続している。なお、この例ではチップ 52 は上面がキャップ 54 に半田付けされており、キャップ 54 はセラミック多層配線基板 51 に半田 55 により固定されており、その上面には冷却板 56 が取り付けられている。この構成では、チップ 52 を構成するシリコンの熱膨張係数 α_1 とセラミック多層配線基板 51 の熱膨張係数 α_2 の差は 10% 以内であり、かつチップ 52 の温度上昇 ΔT_1 、セラミック多層配線基板 51 の温度上昇 ΔT_2 とすると、 α_2 / α_1 の値を所定の誤差範囲内で $\Delta T_1 / \Delta T_2$ に等しくなるようにセラミック多層配線基板 51 の熱膨張係数 α_2 を設定し、半田バンプ 53 による接続部での応力を緩和している。

【0005】 更に、特開平 2-116152 号公報では、図 21 のように、リードフレーム 61 の基板搭載用マウントアイランド 62 にシリコン回路基板 63 が貼り付けられ、ボンディングワイヤ 64 により相互接続されている。また、シリコン回路基板 63 にはチップ 65 が半田バンプ 66 により搭載されている。そして、全体をトランスファーモールド樹脂 67 によりパッケージングしている。この構成では、シリコン回路基板 63 とチップ 65 とが同じシリコンで構成されているため、両者の熱膨張係数は等しく、熱応力の発生を防止することができる。また、シリコン回路基板 63 を使用することで配線密度が飛躍的に向上し、受動素子をシリコン回路基板に一体的に形成でき、実装密度が向上できる。

【0006】

【発明が解決しようとする課題】 このように従来の熱応力に対処するための構成において、図 19 の独立した基板パッド 43 を形成する構成では、プリント配線基板 41 の製造工程が複雑になり、コスト高をまねくという問題がある。更に、プリント配線基板 41 の配線密度は 3

0 cm/cm² / 層であるため、高密度化には適さないという問題がある。また、複数のチップを搭載した場合もチップの間隔を狭めることができない。

【0007】また、図20のセラミック多層配線基板51を用いる構成では、熱膨張係数がシリコンチップに近いが若干の差は存在しているため、熱応力を完全に防止することはできない。更に、配線密度は40~200 cm/cm² / 層であり、高密度化には制限がある。

【0008】これに対し、図21のシリコン回路基板63を用いた構成では、チップ65とシリコン回路基板63との熱膨張係数が等しいため熱応力の発生を防止する点では有効である。しかしながら、この構成では、トランスファーモールド樹脂67によりパッケージングしているため、このモールド樹脂67の熱応力がシリコン回路基板63やチップ65に作用することになる。また、リードフレーム61はリード数を多くすることが難しいため、搭載するチップ数にも限界があり、高密度の実装が困難になる。更に、シリコン回路基板63をリードフレーム61にボンディングワイヤ64で接続し、更に実装時にはこのリードフレーム61のアウトターリードを実装基板上に接続することが必要とされるため、接続箇所

【0009】

【発明の目的】本発明の目的は、熱応力の発生を防止するとともに、高密度化を図り、かつ組立工数の削減を可能にした半導体装置を提供することにある。

【0010】

【課題を解決するための手段】本発明の第1の発明の半導体装置は、シリコン回路基板上にシリコンのICチップを搭載し、前記シリコン回路基板をフレキシブル性の接着樹脂によりプリント配線基板に実装することを特徴とする。この場合、シリコン回路基板とICチップとを、プリント配線基板上に設けた封止樹脂或いは金属キャップで封止し、或いはプリント配線基板の両面にそれぞれICチップを搭載したシリコン回路基板を対向するように実装することが好ましい。

【0011】本発明の第2の発明の半導体装置は、シリコン回路基板上にシリコンのICチップを搭載し、プリント配線基板に凹部を設け、この凹部内に前記シリコン回路基板を内装し、かつフレキシブル性の接着樹脂で実装することを特徴とする。

【0012】本発明の第3の発明の半導体装置は、シリコン回路基板上にシリコンのICチップを搭載し、シリコンとプリント配線基板との中間の熱膨張係数の応力緩和板を介してフレキシブル性の接着樹脂により前記シリコン回路基板をプリント配線基板に実装することを特徴とする。

【0013】この場合、シリコン回路基板上にシリコンのICチップを搭載し、前記シリコン回路基板をフレキ

シブル性の接着樹脂によりプリント配線基板に実装し、かつシリコンとプリント配線基板との中間の熱膨張係数の応力緩和板を前記プリント配線基板の反対面に前記シリコン回路基板に対向するようにフレキシブル性の接着樹脂により実装してもよい。

【0014】本発明の第4の発明の半導体装置は、シリコン回路基板上にシリコンのICチップを搭載し、前記シリコン回路基板をTABテープを利用してプリント配線基板に対してフローティングされた状態で実装することを特徴とする。

【0015】本発明の第5の発明の半導体装置は、シリコン回路基板上にシリコンのICチップを搭載し、前記シリコン回路基板をフレキシブル性の接着樹脂によりプリント配線中継板に搭載し、かつ前記プリント配線中継板をプリント配線基板に実装することを特徴とする。

【0016】

【作用】第1の発明の半導体装置は、シリコン回路基板とプリント配線基板との間に生じる熱応力をフレキシブル性の接着樹脂により吸収し、或いは緩和し、ICチップやシリコン回路基板に熱応力が影響することを防止する。特に、シリコン回路基板とICチップとを封止樹脂或いは金属キャップで封止することで封止性を高め、かつICチップやシリコン回路基板の放熱性を高める。また、プリント配線基板の両面にそれぞれシリコン回路基板を対向するように実装することで、各シリコン回路基板に生じる熱応力を両面で相殺し、熱応力の影響を更に低減する。

【0017】第2の発明の半導体装置は、プリント配線基板に設けた凹部内にフレキシブル性の接着樹脂でシリコン回路基板を内装することで、半導体装置の薄型化を図り、かつプリント配線基板への電気接続を短くし、高周波特性を改善する。

【0018】第3の発明の半導体装置は、シリコンとプリント配線基板との中間の熱膨張係数の応力緩和板を利用することで、熱応力を応力緩和板により緩和し、ICチップやシリコン回路基板に対する熱応力の影響を格段に低減させる。また、応力緩和板をプリント配線基板の反対面に搭載することで、シリコン回路基板に生じる熱応力を応力緩和板によって相殺する。

【0019】第4の発明の半導体装置は、シリコン回路基板をTABテープを利用してフローティング状態でプリント配線基板に実装しているため、プリント配線基板との間の熱応力が生じることを防止する。

【0020】第5の発明の半導体装置は、プリント配線中継板にシリコン回路基板を搭載し、このプリント配線中継板をプリント配線基板に実装しているため、プリント配線中継板とシリコン回路基板との間の熱応力をフレキシブル性の接着樹脂により吸収し、シリコン回路基板とプリント配線基板との間に熱応力が生じることを防止する。

【0021】

【実施例】次に、本発明の実施例を図面を参照して説明する。図1は本発明の第1実施例の断面図である。シリコン回路基板1はシリコン基板に選択酸化法や不純物導入等により微細な配線パターンが形成され、その配線パターンの一部として金属薄膜で形成されたパッドメタル1aが形成される。また、シリコン回路基板1には、図示は省略するが必要に応じて抵抗や容量等の受動素子が形成されている。そして、このシリコン回路基板1の上面には、シリコンで形成されたトランジスタやIC等のチップ2が搭載されており、チップの下面に配設した電極2aが半田バンプ3により前記シリコン回路基板1のパッドメタル1aに接続されている。

【0022】また、シリコン回路基板1は半導体装置を構成するプリント配線基板4の上面に搭載され、フレキシブル性を有するエポキシ系樹脂、或いはシリコンゲル等の接着樹脂5を用いて取着されている。また、シリコン回路基板1のパッドメタル1aとプリント配線基板4の回路パターン4aとはボンディングワイヤ6で接続される。その上で、前記チップ2、シリコン回路基板1、ボンディングワイヤ6を含む全体を封止樹脂7によりパッケージングし、封止を行っている。

【0023】ここで、前記したシリコン回路基板1では、形成可能な配線の密度は 400 cm/cm^2 であり、通常のプリント配線基板の配線密度 30 cm/cm^2 に対して10倍以上の高密度での回路形成が可能である。また、前記したフレキシブル性を有するエポキシ樹脂、或いはシリコンゲル等の接着樹脂5はシリコン回路基板1をプリント配線基板4上に支持することができる一方で、シリコン回路基板1をプリント回路基板4上に微小寸法範囲内で上下方向或いは平面方向に移動可能な状態で支持することができるものである。更に、封止樹脂7も可及的にシリコンと熱膨張係数の近いものを用いている。

【0024】したがって、この構造によれば、周囲温度が変動された場合、チップ2とシリコン回路基板1とは同じ熱膨張係数であるシリコンで形成されているために、両者間に熱応力が発生することはなく、半田バンプ3による接続部が損傷されることなく、チップ2やシリコン回路基板1に割れが発生することもない。一方、シリコン回路基板1とプリント配線基板4との間は、シリコンの熱膨張係数 $2.6 \times 10^{-6} / \text{K}$ に対し、プリント配線基板を構成するガラスエポキシ樹脂の熱膨張係数 $10 \sim 20 \times 10^{-6} / \text{K}$ と差が存在するが、両者はフレキシブル性のある接着樹脂5により接続されているため、シリコン回路基板1とプリント配線基板4との間の熱膨張係数の差による熱応力はこの接着樹脂5のフレキシブル性により吸収され、特にシリコン回路基板1に対して熱応力が影響されることはなく、その割れ等の発生が防止できる。

【0025】また、この構造では、シリコン回路基板1における配線密度はプリント配線基板4の配線密度よりも1桁以上高いので、チップ2に対する配線密度を高め、同じチップを搭載するプリント配線基板に比較してシリコン回路基板のサイズを小型化することが可能となる。また、シリコン回路基板1をプリント配線基板4に搭載する際には、フレキシブル性のある接着樹脂5で取着する工程と、その後にボンディングワイヤ6での電気接続を行う工程と、封止樹脂7による封止を行う工程を行えばよい。したがって、シリコン回路基板をリードフレーム等に対して接続することが不要となり、製造工数が削減されて製造の容易化を図ることが可能である。

【0026】ここで、 40 mm □のシリコン回路基板をプリント配線基板に実装した場合の信頼性の試験結果を示す。図17に示すように、同一面積で接着樹脂をシリコン回路基板1の全面に塗布したもの(a)、四隅に塗布したもの(b)、縞状に塗布したもの(c)についてそれぞれ熱履歴の試験を行ってシリコン回路基板の接着強度の寿命について試験を行ったところ、(a)に比較して(b)、(c)の寿命が約1.5倍向上できることが判明した。したがって、図1の構造において、シリコン回路基板1をプリント配線基板4に搭載する際には、(b)、(c)のように、シリコン回路基板1の裏面の四隅、或いは縞状部分に接着樹脂5を塗布して取着を行うことが好ましいことが判明した。

【0027】図2は前記第1実施例の第1変形例の断面図であり、図1と等価な部分には同一符号を付してある(以下、同じ)。この実施例ではチップ2を半田バンプ3によりシリコン回路基板1に搭載し、かつシリコン回路基板1をフレキシブル性の接着樹脂5でプリント配線基板4に取着し、かつボンディングワイヤ6で電気接続を行った後、全体を金属キャップ8で覆い、この金属キャップ8の開口部をプリント配線基板4に接着剤9により封止状態に固着した構成を示している。この金属キャップ8を被せることで気密性を高め、図1の封止樹脂7を用いた場合のような、樹脂を通しての水分等の侵入を防止して封止効果を改善している。また、外力に対しても信頼性を高めることができる。更に、封止樹脂とチップやシリコン回路基板との間の熱膨張係数の差による熱応力の発生をも防止することができる。

【0028】また、図3に第1実施例の第2変形例を示すように、図1の構造を形成した上で、封止樹脂7の外側から金属キャップ8を被せてプリント配線基板4に固定するように構成してもよい。この実施例では金属キャップ8による封止効果と封止樹脂7による封止効果とが相乗し、極めて高い封止効果を得ることができる。特に、金属キャップ8の内部で生じる結露等が原因とされる水分がチップ2やシリコン回路基板1に影響することを封止樹脂7により防止できる。

【0029】図4はチップの放熱効果を高めた第1実施

例の第3変形例を示しており、図2の変形例のチップ2の上面と金属キャップ8の内面とを熱伝導性の高い接着剤やA gペーストや半田等の金属材料からなる接着材料10により接続したものである。また、この場合、接着材料10はフレキシブル性を有することが好ましい。更に、ここでは金属キャップ8の上面にヒートシンク11を同様に熱伝導性の高い接着剤やA gペーストや半田等の接着材料12により接続している。したがって、チップで発生された熱は、接着材料12を介して直接的に金属キャップ8に伝熱され、その外面やヒートシンク11の表面から放熱されるため、チップ2及びシリコン回路基板1の温度上昇を抑制し、熱応力の発生を更に有効に防止する。

【0030】図5は放熱効果を更に進めた第1実施例の第4変形例を示しており、プリント配線基板4に貫通穴を開設し、ここに熱伝導性の高い樹脂や金属等の電熱材料を埋設して放熱ビア13を構成する。そして、プリント配線基板4の下面には同様に熱伝導性の高い樹脂や金属等12によりヒートシンク14を接続している。この構成では、チップ2で発生されてシリコン回路基板1に伝達された熱、或いはシリコン回路基板1に生じた熱はいずれも放熱ビア13を通してプリント配線基板4の下面側に伝熱され、ヒートシンク14から放熱されるため、前記した金属キャップ8やヒートシンク11による放熱効果とあいまって、放熱効果を一層高めることができる。

【0031】図6は図2の変形例の構造をプリント配線基板の両面に配設した第1実施例の第5変形例を示している。この構成では、プリント配線基板4の両面に対称な形でチップ2、シリコン回路基板1及び金属キャップ8を実装しているため、仮にチップ2やシリコン回路基板1とプリント配線基板4との間に熱応力が発生した場合でも、この熱応力がプリント配線基板4の両面において互に対称な方向に発生されるため、結果として両熱応力を相殺させ、熱応力の影響を解消することが可能となる。

【0032】図7は本発明の半導体装置の薄型化を図った第2実施例を示しており、プリント配線基板4の表面に凹部15を形成し、この凹部15内にシリコン回路基板1を内装し、フレキシブル性のある接着樹脂5により装着している。このため、凹部15の深さ寸法分、半導体装置の全体の高さ寸法を低減でき、半導体装置の薄型化が実現される。また、この場合シリコン回路基板1の表面をプリント配線基板4の表面と同じ高さとなるように構成することで、ボンディングワイヤ6の長さを短くでき、高周波特性を改善することができる。また、この実施例においても、熱応力の影響を抑制できる点は前記第1実施例と同様である。

【0033】図8は半導体装置の平坦化を図った第2実施例の第1変形例を示しており、プリント配線基板4に

はシリコン回路基板1及びチップ2を内装可能な2段構成の凹部16を形成し、この凹部16内にシリコン回路基板1を内装してフレキシブル性のある接着樹脂5で装着するとともに、凹部16内に封止樹脂7を充填してチップ2を封止している。また、プリント回路基板4の表面には凹部16を覆うように金属板17を被着している。これにより、シリコン回路基板1とチップ2とを厚目のプリント配線基板4内に内装でき、平坦化が可能となる。

【0034】図9は図8の変形例の放熱性を改善した第2変形例を示しており、前記金属板17に代えてヒートシンク11で凹部を覆うようにし、このヒートシンク11にチップ2の上面を接着材料10により接続するように構成している。このため、ヒートシンク11を除く部分での半導体装置の平坦性を確保した上で、チップ2で発生した熱をヒートシンク11を介して放熱でき、放熱性を高めることができる。

【0035】図10は第2実施例の基本技術思想をプリント配線基板の両面に適用した第3変形例を示しており、プリント配線基板4の両面に凹部15を形成し、これらの凹部15内にそれぞれシリコン回路基板1とチップ2を内装し、シリコン回路基板1をフレキシブル性のある接着樹脂5で装着する。また、各凹部15を金属キャップ8で覆い、気密封止したものである。したがって、半導体装置の薄型化を図るとともに、プリント配線基板4の両面に対称にシリコン回路基板1とチップ2を実装することで、両面における熱応力を相殺して熱応力の影響を低減することが可能である。

【0036】図11は本発明の第3実施例を示しており、この実施例ではシリコン回路基板1とプリント配線基板4との間における熱応力の緩和効果を更に高めたものである。前記各実施例ではシリコン回路基板1をフレキシブル性の接着樹脂5によりプリント配線基板4に実装していることで熱応力を緩和しているが、シリコン回路基板1のサイズが大きくなった場合にはその緩和効果が十分でない場合がある。そこで、この実施例では、シリコン回路基板1とプリント配線基板4との間に両者の熱膨張係数の中間の熱膨張係数を有する応力緩和板18を介挿している。この応力緩和板18としては、例えば熱膨張係数が $4.5 \times 10^{-6} / \text{K}$ の窒化アルミニウムが用いられる。その他、 CuW ($6.5 \times 10^{-6} / \text{K}$)、 Co ($5.0 \times 10^{-6} / \text{K}$)、 Mo ($5.0 \times 10^{-6} / \text{K}$)等の金属や、 Al_2O_3 ($6.7 \times 10^{-6} / \text{K}$)、 SiC ($3.7 \times 10^{-6} / \text{K}$)、ムライト ($3.5 \times 10^{-6} / \text{K}$)等のセラミックが用いられる。

【0037】この応力緩和板18の厚さやサイズを適宜設定してシリコン回路基板1とプリント配線基板4との間に介挿し、フレキシブル性の接着樹脂5により接着を行うことで、シリコン回路基板1とプリント配線基板4との間の温度変化に伴う膨張変化を緩和し、熱応力を緩

10

20

30

40

50

和することができる。

【0038】また、図12に示す第3実施例の第1変形例では、応力緩和板18をプリント配線基板4の反対側の面に取着的している。この応力緩和板18はシリコン回路基板1と同様にフレキシブル性の接着樹脂5により取着的している。このため、シリコン回路基板1とプリント配線基板4との間に生じる膨張差が、プリント配線基板4の裏面側においても応力緩和板18とプリント配線基板4との間に生じることになり、両面での膨張差が相殺され、プリント配線基板4やシリコン回路基板1に対する熱応力の影響を緩和することが可能となる。また、この応力緩和板18は放熱板としても機能する。この実施例では、応力緩和板18としては、シリコン板を利用してもよい。

【0039】図13は前記第2実施例に前記第3実施例の技術を適用した第3実施例の第2変形例を示しており、プリント配線基板4に凹部16を設け、この凹部16内にシリコン回路基板1及びチップ2を内装する。シリコン回路基板1はフレキシブル性の接着樹脂5で取着的し、凹部16内に封止樹脂7を充填する。また、個々のチップ2の上面にはそれぞれ接着材料12によりヒートシンク11を一体的に接着し、封止樹脂7の外部に突出させる。一方、プリント配線基板4の下面には応力緩和板18をフレキシブル性の接着樹脂5で取着的している。この場合でも、応力緩和板に代えてシリコン板を使用してもよい。

【0040】この実施例では、半導体装置の薄型化を図ると共に、特にチップ2には個々にヒートシンク11がそれぞれ独立して設けられているために、各チップ2の放熱性を高めることができる。また、シリコン回路基板1とプリント配線基板4との間の熱応力を応力緩和板18によって緩和することができることは前記図12の例と同じである。

【0041】図14は本発明の第4実施例を示しており、チップ2を半田バンプ3により搭載したシリコン回路基板1をTABテープ19によりプリント配線基板4に実装した例である。即ち、シリコン回路基板1のパッドメタル1aとプリント配線基板4の回路パターン4aとをTABテープ19により電気接続するとともに、TABテープ19が有する若干の剛性によりTABテープ19でシリコン回路基板1をフローティング状態に支持している。そして、金属キャップ8を被せてプリント配線基板4に固定し、かつ金属キャップ8の上面には接着材料12によりヒートシンク11を取着的している。なお、この実施例はシリコン回路基板1のフローティング状態を安定化するために、チップ2の上面を接着材料10によって金属キャップ8の内面に接着している。

【0042】この実施例では、シリコン回路基板1はプリント配線基板4に対して離間された状態で保持されているため、両者間に熱膨張係数の差に伴う熱応力が発生

することはほとんど無く、熱応力の影響を防止することができる。また、チップ2に発生した熱は金属キャップ8及びヒートシンク11を介して効果的に外部に放熱することができる。

【0043】図15は本発明の第5実施例であり、プリント配線基板4と同じ素材で形成されたプリント配線中継板20を多層の回路パターン20aを有する多層配線構造に形成し、このプリント配線中継板20の上にシリコン回路基板1をフレキシブル性の接着樹脂5により取着的している。シリコン回路基板1には前記各実施例と同様にチップ2を半田バンプ3により搭載する。そして、この実施例ではシリコン回路基板1とチップ2の上に、ヒートシンクを兼用する金属キャップ21を被せてプリント配線中継板20に固定し、かつチップ2の上面を伝熱性の接着材料10で金属キャップ21の内面に接着している。また、前記シリコン回路基板1とプリント配線中継板20とはボンディングワイヤ6で電気接続され、かつ前記プリント配線中継板20の下面には多数のパッドメタル20bが形成され、このパッドメタル20bに形成した半田バンプ22を利用してプリント配線基板4の回路パターン4aに実装を行っている。

【0044】この構成では、チップ2とシリコン回路基板1との間、プリント配線中継板20とプリント配線基板4との間は、それぞれの素材の熱膨張係数が同じであるために、これらの間に熱応力が生じることはない。また、シリコン回路基板1とプリント配線中継板20との間もフレキシブル性の接着樹脂5で接着を行っているために、両者間での熱応力を抑制することができる。

【0045】図16は前記第5実施例の第2変形例を示しており、個々のチップ2をそれぞれ図15の実施例と同様なパッケージ23として構成し、これらのパッケージ23をプリント配線基板4に半田バンプ22により実装した構成を示している。なお、この例では各パッケージ23ではヒートシンクを有していない金属キャップ8を用いている。この実施例では、チップサイズと同程度の小さい占有面積のパッケージとして構成できる。

【0046】

【発明の効果】以上説明したように本発明の第1の発明の半導体装置は、シリコン回路基板上にシリコンのICチップを搭載し、このシリコン回路基板をフレキシブル性の接着樹脂によりプリント配線基板に実装しているので、シリコン回路基板とプリント配線基板との間に生じる熱応力をフレキシブル性の接着樹脂により吸収し、或いは緩和し、ICチップやシリコン回路基板に熱応力が影響することを防止する。

【0047】また、この発明において、シリコン回路基板とICチップとを、プリント配線基板上に設けた封止樹脂或いは金属キャップで封止することで、封止性を高め、かつICチップやシリコン回路基板の放熱性を高めることができる。更に、プリント配線基板の両面にそれ

ぞれ IC チップを搭載したシリコン回路基板を対向するように実装することで、各シリコン回路基板に生じる熱応力を両面で相殺し、熱応力の影響を更に低減することが可能となる。

【0048】本発明の第2の発明の半導体装置は、プリント配線基板に設けた凹部内に IC チップを搭載したシリコン回路基板を内装し、かつフレキシブル性の接着樹脂で実装しているため、熱応力を緩和できるとともに、半導体装置の薄型化を図り、かつプリント配線基板への電気接続を短くでき、高周波特性を改善することができる。

【0049】本発明の第3の発明の半導体装置は、シリコンとプリント配線基板との中間の熱膨張係数の応力緩和板を介して IC チップを搭載したシリコン回路基板をフレキシブル性の接着樹脂により実装しているため、熱応力を応力緩和板により緩和し、IC チップやシリコン回路基板に対する熱応力の影響を格段に低減させることができる。特に、シリコン回路基板を実装したプリント配線基板の反対面にシリコン回路基板に対向するように応力緩和板を搭載することで、シリコン回路基板に生じる熱応力を応力緩和板によって相殺することも可能である。

【0050】本発明の第4の発明の半導体装置は、IC チップを搭載したシリコン回路基板を TAB テープを利用してプリント配線基板に対してフローティングされた状態で実装しているため、プリント配線基板との間の熱応力が生じることを防止することができる。

【0051】本発明の第5の発明の半導体装置は、IC チップを搭載したシリコン回路基板をフレキシブル性の接着樹脂によりプリント配線中継板に搭載し、かつこのプリント配線中継板をプリント配線基板に実装しているため、プリント配線中継板とシリコン回路基板との間の熱応力をフレキシブル性の接着樹脂により吸収し、シリコン回路基板とプリント配線基板との間に熱応力が生じることを防止することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例の断面図である。

【図2】本発明の第1実施例の第1変形例の断面図である。

【図3】本発明の第1実施例の第2変形例の断面図である。

【図4】本発明の第1実施例の第3変形例の断面図である。

【図5】本発明の第1実施例の第4変形例の断面図であ

る。

【図6】本発明の第1実施例の第5変形例の断面図である。

【図7】本発明の第2実施例の断面図である。

【図8】本発明の第2実施例の第1変形例の断面図である。

【図9】本発明の第2実施例の第2変形例の断面図である。

【図10】本発明の第2実施例の第3変形例の断面図である。

【図11】本発明の第3実施例の断面図である。

【図12】本発明の第3実施例の第1変形例の断面図である。

【図13】本発明の第3実施例の第2変形例の断面図である。

【図14】本発明の第4実施例の断面図である。

【図15】本発明の第5実施例の断面図である。

【図16】本発明の第5実施例の第1変形例の断面図である。

【図17】本発明におけるフレキシブル性の接着樹脂を塗布する状態を示す図である。

【図18】従来の半導体装置の一例の断面図である。

【図19】従来の半導体装置の他の例の斜視図である。

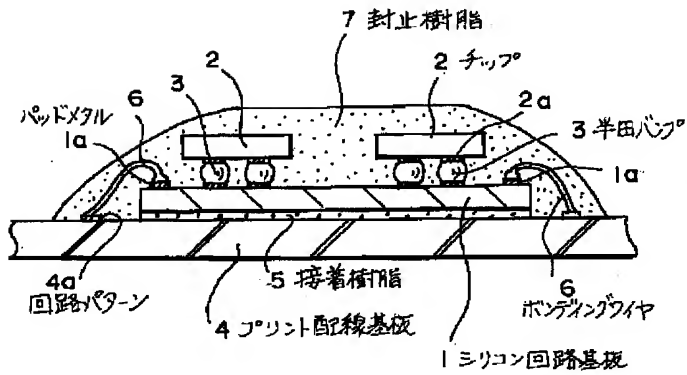
【図20】従来の半導体装置の更に他の例の断面図である。

【図21】従来の半導体装置の更に異なる他の例の断面図である。

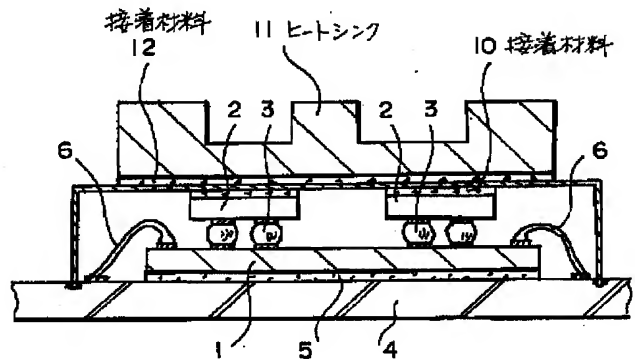
【符号の説明】

- 1 シリコン回路基板
- 2 チップ (IC 素子チップ)
- 3 半田バンプ
- 4 プリント配線基板
- 5 フレキシブル性を有する接着樹脂
- 6 ボンディングワイヤ
- 7 封止樹脂
- 8 金属キャップ
- 11 ヒートシンク
- 15, 16 凹部
- 18 応力緩和板
- 19 放熱ビア
- 20 プリント配線中継板
- 22 半田バンプ
- 23 パッケージ

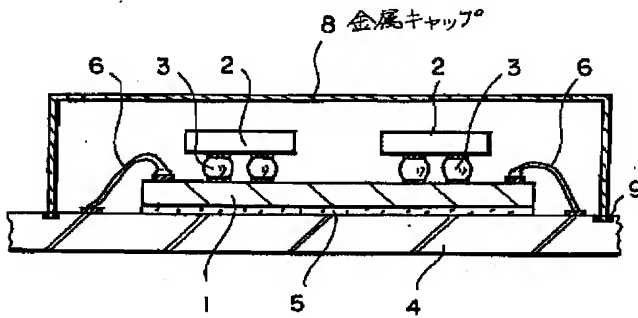
【図1】



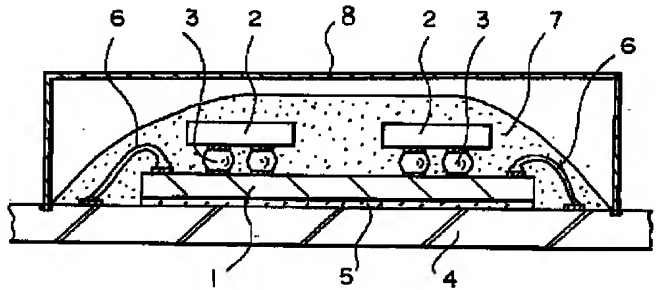
【図4】



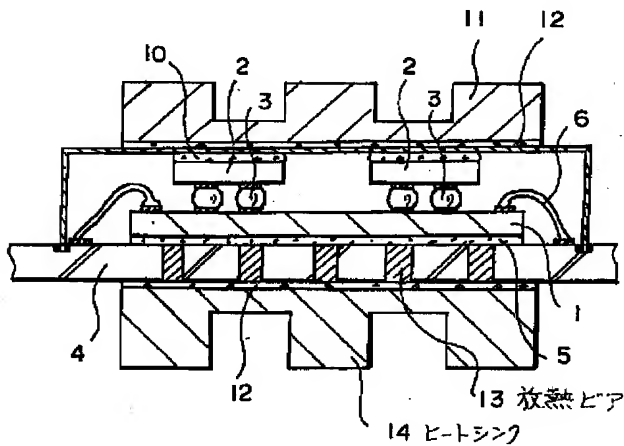
【図2】



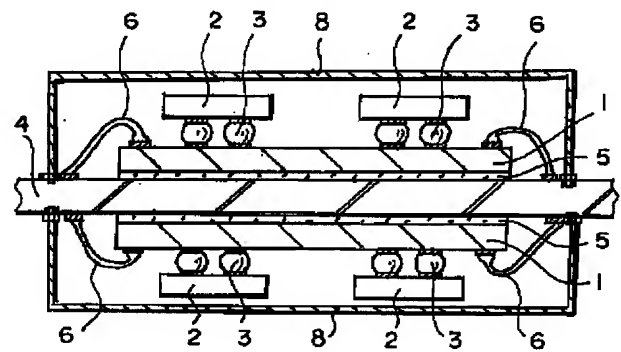
【図3】



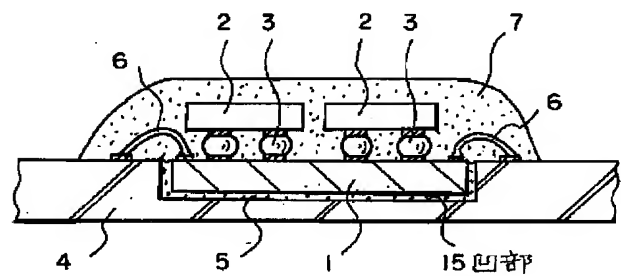
【図5】



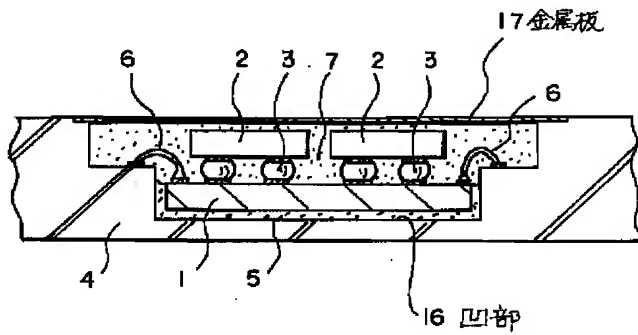
【図6】



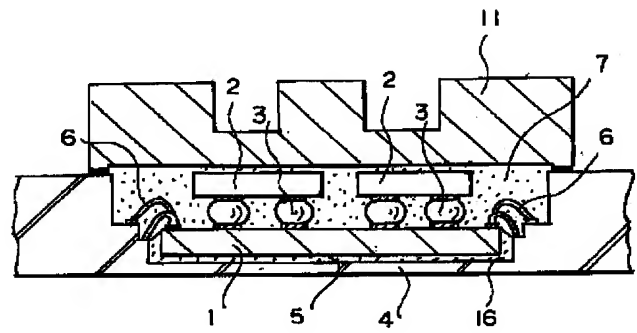
【図7】



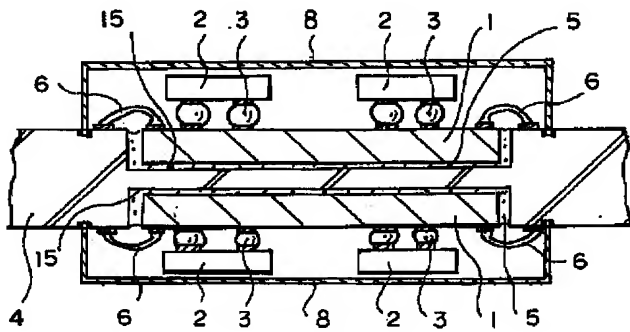
【図8】



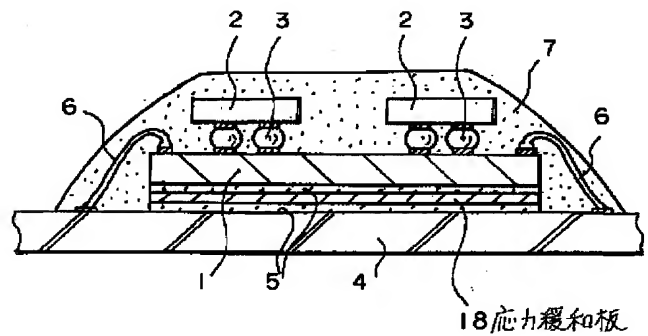
【図9】



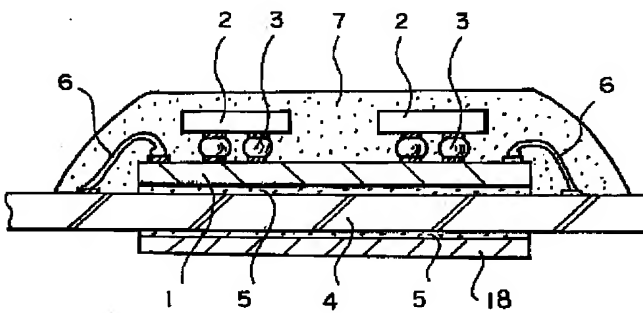
【図10】



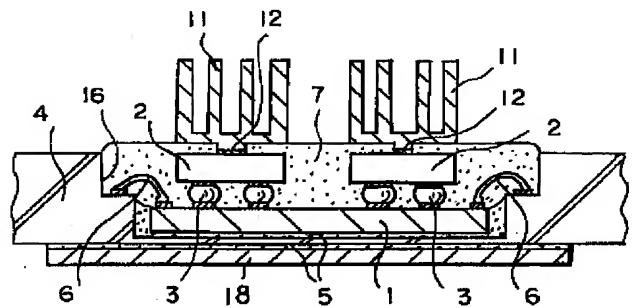
【図11】



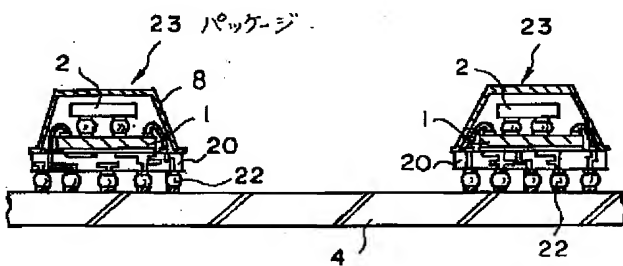
【図12】



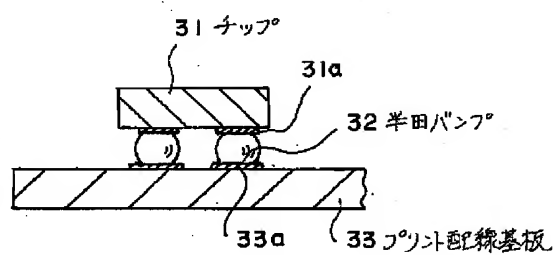
【図13】



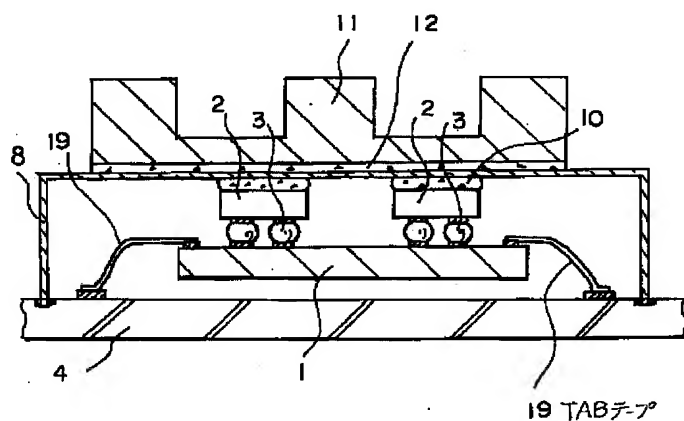
【図16】



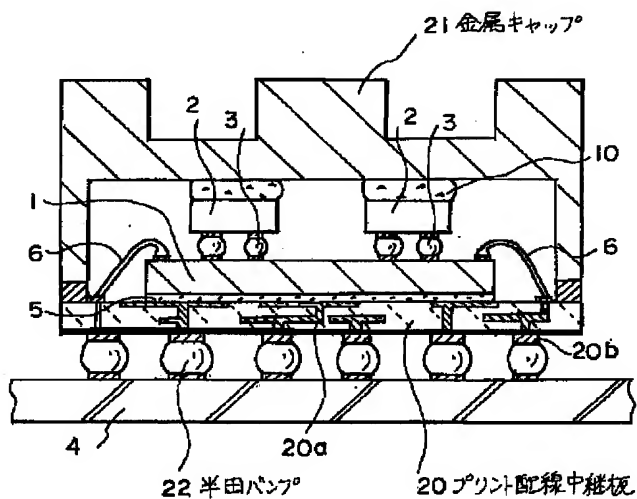
【図18】



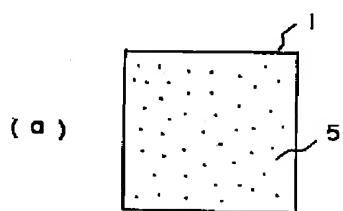
【図14】



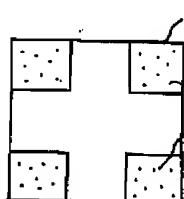
【図15】



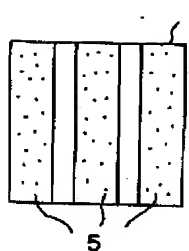
【図17】



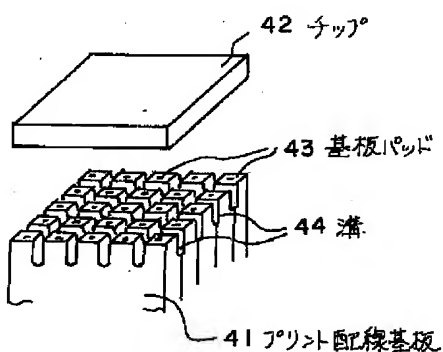
(b)



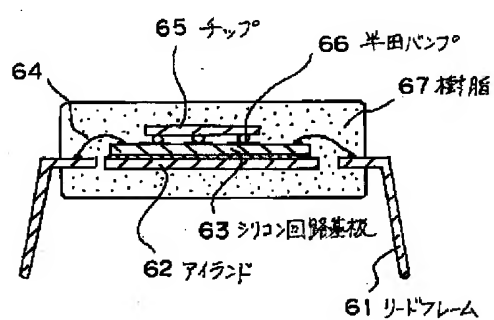
(c)



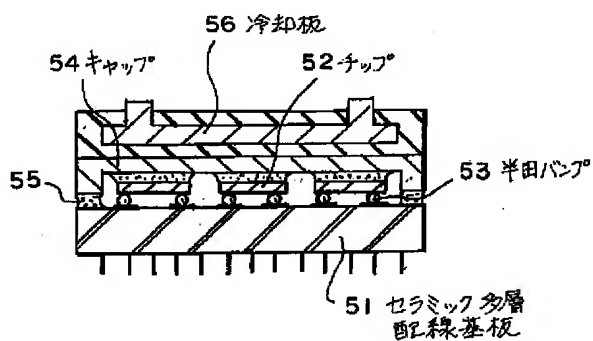
【図19】



【図21】



【図20】



フロントページの続き

(51) Int. Cl.⁶H01L 23/28
25/04

識別記号

庁内整理番号

E 6921-4E

F I

技術表示箇所

(11)

特開平 8-124967

25/18
H O 5 K 1/18

L 8718-4E

H O 1 L 23/12
25/04

N
Z

(72) 発明者 日下 輝雄
東京都港区芝五丁目 7 番 1 号 日本電気株
式会社内